

SEMICONDUCTOR INTEGRATED CIRCUIT

Publication number: JP5048441 (A)

Publication date: 1993-02-26

Inventor(s): KOBAYASHI MASANORI +

Applicant(s): SEIKO EPSON CORP +

Classification:

- international: H03L3/00; G06F1/04; H03L3/00; G06F1/04; (IPC1-7): H03L3/00

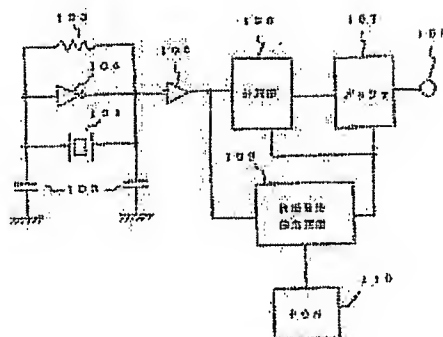
- European:

Application number: JP19910200733 19910809

Priority number(s): JP19910200733 19910809

Abstract of JP 5048441 (A)

PURPOSE:To provide an oscillator whose oscillation characteristic is made stable by making the initial state of the oscillation stable. CONSTITUTION:An oscillation start detection circuit 109 is used in the initial state of the oscillation at application of power to a crystal oscillator 101 to discriminate whether or not the oscillation is made stable. Two inverters 104, 105 whose logic level differs from each other are employed for an input section of the oscillation start detection circuit 109 to discriminate whether or not the oscillation is stable very accurately. The oscillation start detection circuit 109 with high accuracy is used to stop the operation of a frequency division section 106 and an output buffer section 107 in the initial state when the oscillation is unstable, and the frequency division section 106 and the output buffer section 107 are operated after it is discriminated that the oscillation is made stable.



Data supplied from the *espacenet* database — Worldwide

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-48441

(43)公開日 平成5年(1993)2月26日

(51)Int.Cl.⁵
H 0 3 L 3/00

識別記号

室内整理番号
 9182-5.I

FI

技術表示箇所

審査請求 未請求 請求項の数 1 (全 6 頁)

(21)出題番号 特願平3-200733

(22)出願日 平成3年(1991)8月9日

(71)出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72)発明者 小林 正典

長野県諏訪市大和3丁目3番5号セイコー

エプソン株式会社内

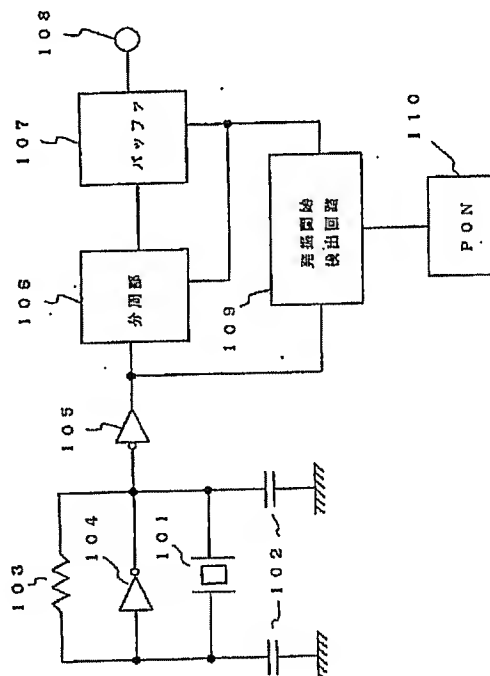
(74)代理人 弁理士 鈴木 喜三郎 (外1名)

(54)【発明の名称】 半導体集積回路

(57) 【要約】

【目的】 発振初期の安定化をはかり発振特性の安定した発振器を提供する。

【構成】 水晶発振器において電源投入時の発振の初期に発振開始検出回路を用い発振が安定したかを判定する。発振開始検出回路の入力部にロジックレベルを変えた二つのインバータを用いることにより、非常に正確に発振の安定状態か非安定状態かを判定することができ、この高精度な発振開始検出回路を用いて発振が安定していない初期状態では分周部及び出力バッファ部の動作を停止し、また発振が安定したと判定した後に、分周部及び発振部を動作させる。



【特許請求の範囲】

【請求項1】水晶発振器用半導体集積回路において発振部と分周部と出力バッファ部と発振開始検出回路を具備し前記発振開始検出回路の入力部は第一のインバータと第二のインバータから構成され、前記第一のインバータのロジックレベルを電源電圧の1/2の電位より上側に設定し前記第二のインバータのロジックレベルを電源電圧の1/2の電位より下側に設定したことを特徴とした半導体集積回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は水晶発振器に関する。

【0002】

【従来の技術】従来の水晶発振器は水晶振動子と発振器用半導体集積回路（ICと称す。）と受動部品（抵抗・容量）からなり、ICは発振部（発振インバータ）と分周部と出力バッファ部の3つの部分により構成されるものが主流であった。図5に従来の発振器の一構成例を示す。ここで水晶振動子501と受動部品である容量502と抵抗503、さらに発振インバータ504と分周部505と出力バッファ506からなるICとで水晶発振器を構成している。507はICの出力をしめしている。この発振器は水晶振動子を用いて安定した発振を行い出力バッファにて増幅して出力している。電源投入及び発振開始の初期の状態においては発振部の信号は完全な発振状態になっておらず、小さな振幅が徐々に大きくなりやがて完全な発振状態の振幅に成長し安定化する。

【0003】

【発明が解決しようとする課題】しかし、従来の発振回路では、発振動作を行う発振部と、発振信号を増幅する出力バッファ部との電源系が共通であったり、出力部が近くに配置されていたりし、出力バッファ部の電源ノイズにより発振部の信号が悪影響を受ける。特に発振開始の初期においては、発振部ではその発振信号は本来の安定した発振状態での振幅に成長しておらず電源ラインのノイズによる異常発振や電源ラインを信号経路とした帰還発振が発生する。帰還発振や異常発振は一度発生するとその状態を持続し本来の目的とする発振に移行できなくなる場合がある。この様に出力バッファが駆動することにより生ずる電源ラインのノイズは発振器の目的とした発振の開始に対し非常に大きな問題となる。そこで本発明の目的はかかる欠点を除去し、特に発振開始時に安定した発振特性をもつ発振器を提供することにある。

【0004】

【課題を解決するための手段】水晶発振器用半導体集積回路において発振部と分周部と出力バッファ部と発振開始検出回路を具備し前記発振開始検出回路の入力部は第一のインバータと第二のインバータから構成され、前記第一のインバータのロジックレベルを電源電圧の1/2の電位より上側に設定し前記第二のインバータのロジック

ックレベルを電源電圧の1/2の電位より下側に設定したことを特徴とする。

【0005】

【実施例】本発明は発振開始初期の不安定発振と安定発振を判別する発振開始検出回路を設け、発振開始の初期の発振の成長状態においては分周部及び出力バッファの動作を停止しておき発振開始検出回路により発振が安定したことを検出してから分周部及び出力バッファの動作を開始させるものである。本発明の一実施例を図1に示す。ここで101は水晶振動子、102は容量、103は抵抗を示す。104～108はICの構成要素で104は発振インバータ、105は低能力の発振信号を次段に伝達するインバータである。また106は分周部107は出力バッファ108は出力パッドを示している。109は本発明のキーポイントである発振開始検出回路で110は電源投入時に発振開始検出回路をリセットするパワーオンリセット回路である。発振インバータ104の出力は105のインバータを介し発振開始検出回路に伝達され発振開始検出回路が安定発振状態か発振成長状態かを判定し発振成長状態と判定した場合には分周部106及び出力バッファ107の動作を停止し、安定発振状態と判定した場合には分周部と出力バッファの動作を開始させる。

【0006】図2に本発明の発振開始検出回路の構成例を示す。図3に発振開始における発振の初期の代表的な3状態を示し、図4に発振信号に伴う発振開始検出回路のタイミングチャートを示す。ここでまず図2においては105・106・107・110は各々図1の記号に対応しそれぞれインバータ・分周部・出力バッファ・パワーオンリセット回路である。201・202・205・206はインバータ203・204・209はリセット付き1/2分周器、210はリセット付きDF Fで203が入力クロックの立ち上がりで出力が反転し204・209・210は入力クロックの立ち下がりで出力が反転する。207はEXCLUSIVE NOR、208はNORである。211はDF F 211のデータ端子をプルアップしていることを示す。図3（a）は発振インバータのバランスが良くほぼVDDの1/2から発振がはじまっており図3（b）、図3（c）はそれぞれVDD側、VSS側から発振が始まっている。図4においてはfが発振波形でVTHHはインバータ201のロジックレベルでVTHLはインバータ202のロジックレベルである。fHはインバータ201の出力でfLはインバータ202の出力である。fH1・fL1はそれぞれ分周器203・204の出力でEXO・fSTO・fST1・OEはそれぞれ順にEXCLUSIVE NOR 207・NOR 208・分周器209・DF F 210の出力である。図3で電源投入時における初期の発振の状態の特徴を説明しその特徴をふまえ図2の機能を図4のタイミングチャートにより説明する。図3において発振

の開始の初期段階ではその振幅は非常に小さくだんだんに大きくなって行く。発振の起動電位は発振インバータや周囲の負荷のバランスによって電源を投入した時点で図3(a)の様に電源電圧の1/2の電位であったり、図3(b)に示す様にVDDであったり図3(c)の様にVSSであったりする。いずれにしろ安定した発振状態においては振幅は十分に成長しVDD-VSS間をほぼフルスウィングするようになる。図4において図3-Aの発振波形をサンプルにして発振開始検出回路の機能を説明する。発振開始状態ではfは非常に微小な振幅からだんだん大きくなっていく。ここでインバータ201のロジックレベルはVTHHのようにVDD側にあげておき、インバータ202のロジックレベルはVTHLのようにVSS側にさげておく。この様にしておくと振幅がかなり大きくなってVTHHもしくはVTHLをきるようにならないとfHはHIGH、fLはLOWのままである。ある程度振幅が大きくなりfHもしくはfLが反転しfHはLOWパルスをfLはHIGHパルスを発生するようになる。VTHH・VTHLを周期的に繰り返すようになる(発振が安定したと考えることができる。)とそれぞれ図4のfH・fLの波形となる。fHに同期して分周器203の出力fH1、またfLに同期して分周器204の出力fL1となる。fがVTHHもしくはVTHLの片方しか越えない場合には完全な発振状態ではないためこのような場合にはfHがHIGHのままか、もしくはfLがLOWのままとなりfH1もしくはfL1のどちらかがHIGHとなりえない。発振が完全な状態になればfHもfLも両方とも正確な周期性を持ったパルス波形となるため発振の安定状態ではfH1・fL1は1/4周期ずれた波形となりここで排他的論理和をとり反転すると図4のEXOになる。このことを利用すると安定な発振状態とはfH1およびfL1の両方がHIGHになった時と考えることができる。fH1とfL1の両方がHIGHになることが発振の安定状態である必要条件であることは図3-B(図3-C)の場合を考えると明白である。すなわち発振波形は電源投入当初よりVTHH(VTHL)を越えるため最初からfH(fL)はHIGHレベル(LOWレベル)を基準にLOWパルス(HIGHパルス)をだす。これによってfH1(fL1)はHIGH(HIGH)となるが十分に振幅が成長しない場合はfL(fH)がLOW(HIGH)のままのためfL1(fH1)はLOW(LOW)のまま発振安定状態のfH1・fL1がと

もにHIGHの状態と明らかに異なる。fH1とfL1がともにHIGHでかつEXOがLOWとなるときにHIGHとなる信号が3入力NOR208の出力fST0である。ここでさらにマージンをみてこの信号を1/2分周してその信号fST1によってDFF210が211のプルアップデータを読み取りその出力はHIGHとなる。すなわち図4のOE信号である。この信号で分周部及び出力バッファを制御することによって発振が完全に安定してから分周部及び出力バッファを動作させることができる。すなわちOEがLOWのときは分周部及び出力バッファ部の動作を停止し、HIGHのとき動作を開始させる。この様にロジックレベルの異なる二つのインバータを用いることにより、発振開始を正確に検出できる発振開始検出回路を提供できる。

【0007】

【発明の効果】以上に説明した本発明によれば電源投入時の発振開始の初期状態において発振がその成長期で不安定な状態が完全に安定した発振になったかを正確に検出することができる。これにより発振が完全に安定するまで分周部や特に電源変動のもとになる出力バッファの動作をとめておくことができ電源変動等のノイズを抑えることができる。したがって発振開始時の電源ラインを信号経路とした帰還発振や異常発振を除去することができる。このように本発明は発振開始時に安定した発振特性の発振器を提供することができる。

【図面の簡単な説明】

【図1】 本発明の実施例の発振器の構成図。

【図2】 本発明の発振開始検出回路の構成図。

【図3】 発振信号図。

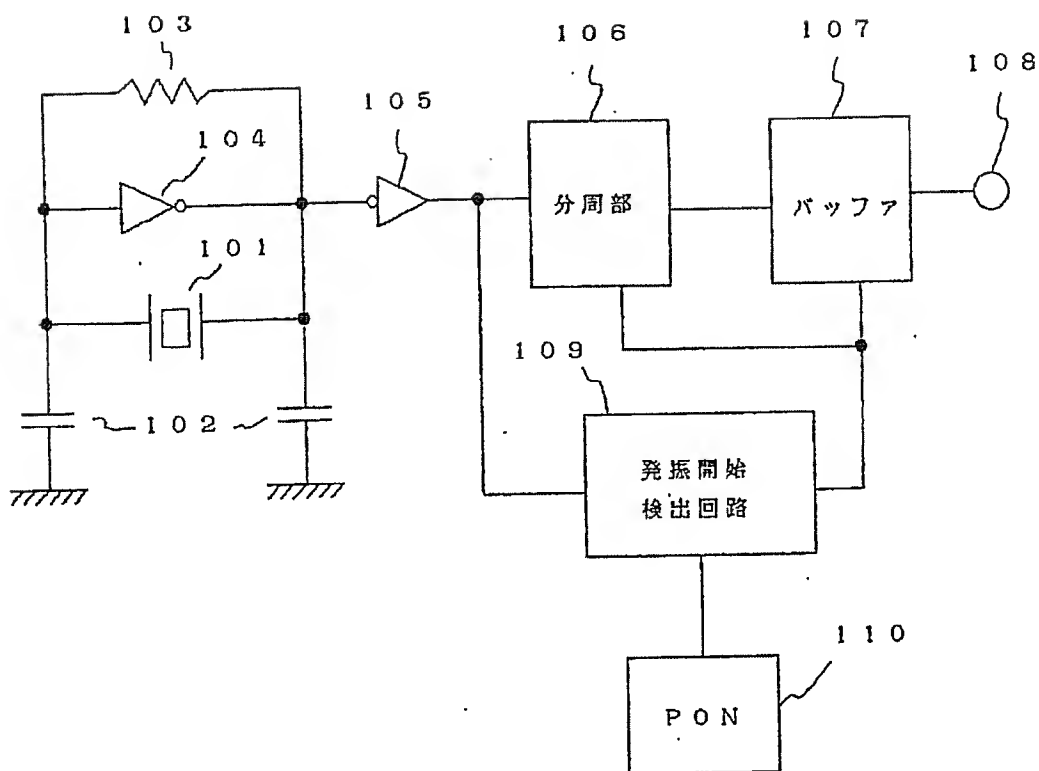
【図4】 発振開始検出回路のタイミングチャート図。

【図5】 従来の発振器の構成図。

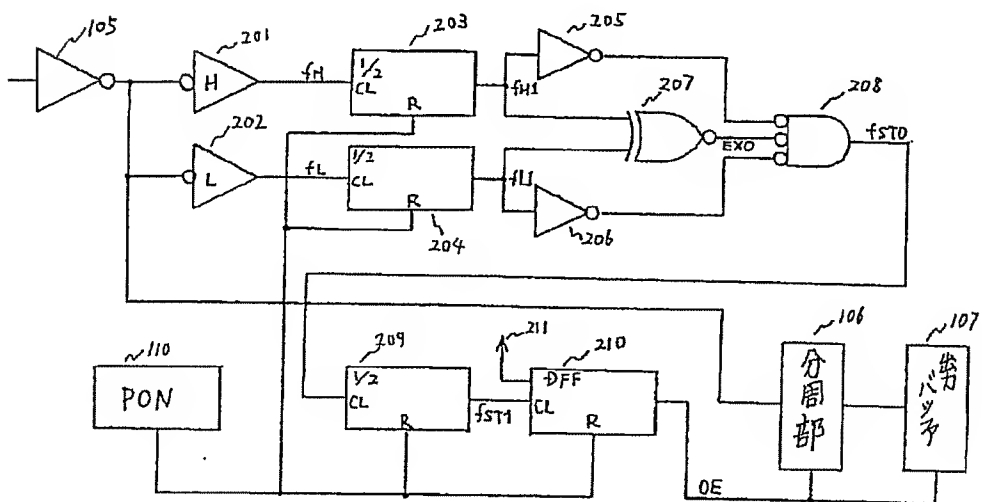
【符号の説明】

- 101 水晶振動子
- 102 容量
- 103 抵抗
- 104 発振インバータ
- 105 インバータ
- 106 分周部
- 107 出力バッファ
- 108 出力パッド
- 109 発振開始検出回路
- 110 パワーオンリセット回路

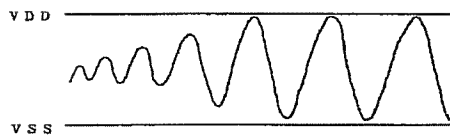
【図1】



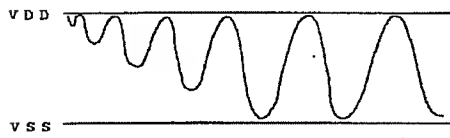
【図2】



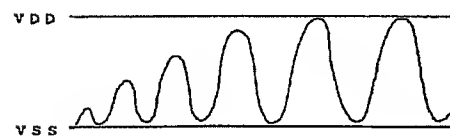
【図3】



< a >

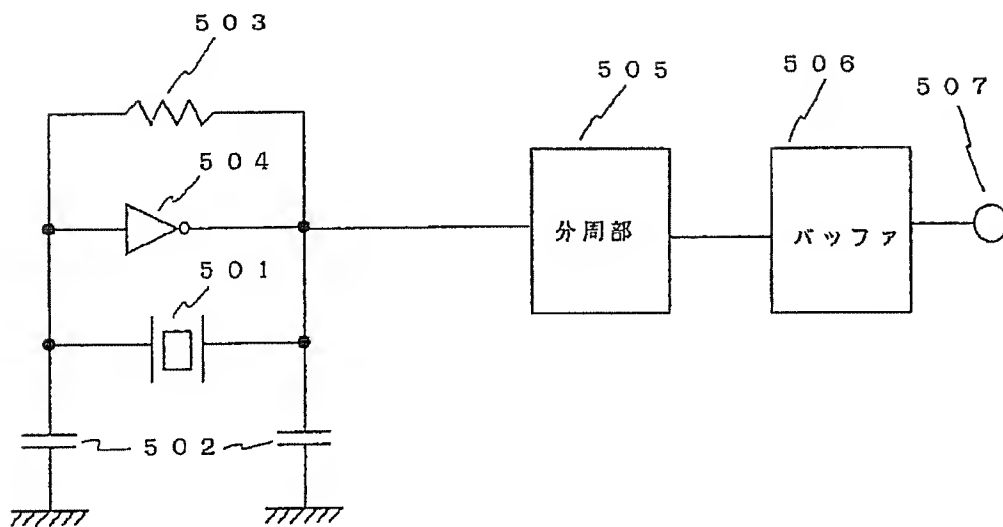


< b >



< c >

【図5】



【図4】

